



H8S/3664 CPU ボード

# LFYBH83664

取扱説明書

---

© 2017 L&F Corporation

<http://www.l-and-f.co.jp>

## ●製品概要

本CPUボードは株式会社ルネサステクノロジ (旧 日立製作所製) 16ビット高速CPU H8/3664を使用しています。インターフェイスボード経由でパソコンのRS-232Cと接続しプログラムの開発が行なえます。

ハードではCPUボード、インターフェイスボード、通信ケーブル、電源ケーブル及び電源のみで開発可能です。(電源を除く上記とCコンパイラ、フラッシュ書き込みソフトなどをまとめた開発セットがイエローソフト社より販売されています)

5Vまたは3.0V単一電源で書き込みができる内蔵FLASH ROM (32Kバイト) にプログラムを書き込みデバックします。(イエローソフト社 デバック イエロースコープはROM上プログラムのブレークポイント設定をサポートしています)

プログラム開発終了後はデバック情報を含まないユーザープログラムを書き込み製品化します。

本CPUボードは5V以外に3.0V (下限2.5V程度)での動作が可能ですので1.5Vの電池2本で動作する製品を開発することも可能です。外部になにも接続しないときのCPUボード単体の消費電流は10mA (Type)です。待ち受け時などスリープモード等の設定でさらに低消費電力化が可能です。

## ●H8/3664 (HD64F3664) の特徴

内部32ビット構成、内部バスライン16ビットCISCマイクロコンピュータ

CPU: H8/300H CPUコア (例えばH8/3048と同じです)

汎用レジスタ16ビット×16本

高速動作 最大動作周波数16MHz (本製品は10MHz)

16÷8ビット 1.4μs、16×16ビット 2.2μs (10MHz)

メモリ: 内部フラッシュROM 32Kバイト、内部RAM 2,048バイト

(外部にメモリを接続するインターフェイスは内蔵されていません)

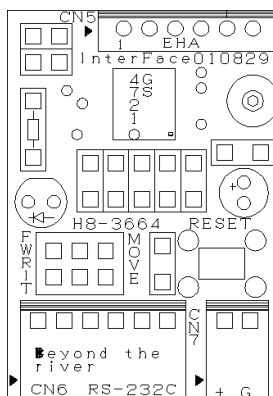
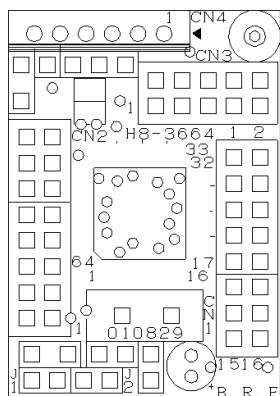
A/Dコンバータ: 10ビット分解能 8チャンネル 変換時間 最小@7μs/10MHz

タイマ: 8ビット タイマA、タイマV 2本、16ビット タイマW 1本、ウォッチドッグタイマー 1本

I/O: 汎用入出力ポート 29本。このうち大電流ポート8本 (IOL20mA)  
入力ポート 8本 (A/D入力端子兼用)

SIO: 1チャンネル (本製品ではデバックに使用しています)  
他にIICバス、各種低消費電力モードをサポート。

## ●CPU、インターフェイスボードの構成



### CPUボード

### インターフェイスボード

#### CPUボード構成:

CPU HD64F3664 10MHz動作 アドレス空間 0000~FFFFH (全て内部空間)

ROM 内部 0000~7FFFH 32Kバイト 5V/3.3V 書き込みフラッシュROM

RAM 内部 F780~FF7FH 2048バイト

他に10MHzクリスタル、2.5VリセットICなど

大きさ 38mm×27mm×最大10mm (H)

電源 5V/3V 10mA 以上 (デバック時はインターフェイスボードより供給)

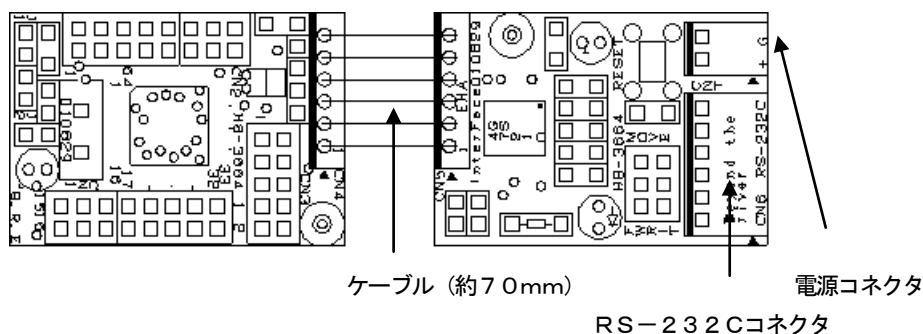
#### インターフェイスボード構成:

RS-232Cレベルコンバータ、フラッシュ書き込みモード切替スイッチ、リセットスイッチなどで構成

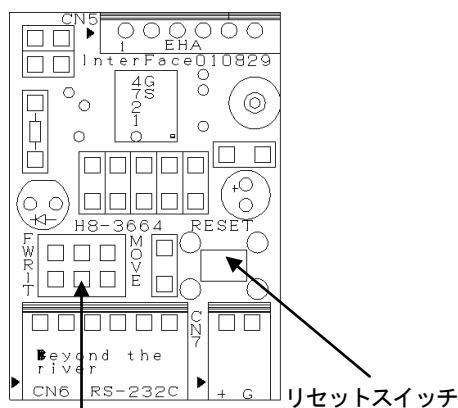
大きさ 38mm×27mm×最大15mm (H) 縦横の寸法はCPUボードと同じ

電源 5V/3.3V 20mA 以上 (CPU装着時)

## ●使用方法



CPUボードとインターフェイスボードをインターフェイスボード添付のケーブルで接続します。RS-232Cコネクタとパソコンを接続します。電源ケーブルに+5V/+3Vの電源を接続します。接続は以上の3つで完了です。



FWR I T E (フラッシュROM書き込みモード) / MOVE (通常動作モード) 切り替えスイッチ

ユーザープログラムを書き込むときは電源OFFの状態では切り替えスイッチを図で左に倒し (FWR I T E側)、電源を投入して下さい。赤いLEDが点灯し、書き込みモードであることを示します。

書き込み終了後、電源を切り、切り替えスイッチを右 (MOVE側) に倒して電源を投入すると書き込まれたプログラムで動作開始します。通電したままモードを切り替えるには切り替えスイッチを切り替えた後にリセットスイッチを1回押して下さい。

フラッシュROM書き込み時、注意する点はP85がHレベルであること、\_\_NMI端子が0であることという条件がありますので (ブートモードプログラミング) それら端子をユーザーが異なるレベルに設定されていた場合、書き込みができません。必要がある場合、書き込み時はそれら端子を基板から開放して (切り離して) 下さい。

デバックが終了したらインターフェイスボードとCPUボードを接続しているケーブルをはずし、CPUボードのみで動作させます。この時にCPUボードにCN1, 2などから電源を供給することを忘れないで下さい。いずれか1つが接続されていればOKです。また、デバック中CN1, 2から電源を供給している場合、インターフェイスボード側の電源は接続する必要はありません。

フラッシュROMの書き換えは最大100回までですが、実際はその数倍から数十倍以上可能なようです。但し、100回以上書き込みを行なった、例えばデバック用に使用したCPUは市場に出すことを止め、それ以内の書き込み回数の製品を出荷されると良いようです。書き換え回数の多いフラッシュROMは書き込み時OKでも時間とともに電荷の放出が進み、ビットが反転してしまう可能性があるようです。

逆にいうと100回以内の製品は市場で通常使用される期間、異常は発生しないと考えていいようです。

## ●ピン配置

CN1 ピンヘッダは実装されていません。お客様でお求めの場合は2.54mmピッチ×2列 16ピンのもの（片側8ピン） 例えば以下のものなど使用できます。

基板搭載側 オムロン XG8W-1631 対応ソケット側 オムロン XG4M-1630-T  
オムロン社のホームページ：<http://www.omron.co.jp/ib-info/>

1	P76/TMOV	2	P75/TMCIV
3	P74/TMRIV	4	P57/SCL
5	P56/SDA	6	P12
7	P11	8	P10/TMOW
9	P55/_WKP5/_ADTRG	10	P54/_WKP4
11	P53/_WKP3	12	P52/_WKP2
13	P51/_WKP1	14	P50/_WKPO
15	VCC (3.3Vまたは5V)	16	GND

CN2 ピンヘッダは実装されていません。CN1と同じものが使用できます。

1	X1	2	X2
3	PB0/AN0	4	PB1/AN1
5	PB2/AN2	6	PB3/AN3
7	PB7/AN7	8	PB6/AN6
9	PB5/AN5	10	PB4/AN4
11	P17/_IRQ3/TRGV	12	P16/_IRQ2
13	P15/_IRQ1	14	P14/_IRQ0
15	VCC (3.3Vまたは5V)	16	GND

CN3 ピンヘッダは実装されていません。お客様でお求めの場合は2.54mmピッチ×2列 10ピンのもの（片側5ピン） 例えば以下のものなど使用できます。

基板搭載側 オムロン XG8W-1031 対応ソケット側 オムロン XG4M-1030-T  
オムロン社のホームページ：<http://www.omron.co.jp/ib-info/>

1	P20/SCK3	2	P87
3	P86	4	P85
5	P84/FTIOD	6	P83/FTIOC
7	P82/FTIOB	8	P81/FTIOA
9	P80/FTCI	10	_MNI

## CN6 RS-232Cコネクタ

リモートデバッカ使用時に使用するポートです。

1	TXDS1
2	N.C
3	RXDS1
4	N.C
5	GND
6	VCC

基板搭載ピンヘッダ IL-G-6P-S3L2-SA JAE（日本航空電子）  
対応ソケットハウジング IL-G-6S-S3C2-SA JAE  
対応ソケットコネクタ IL-G-C2-SC JAE（1,3,5ピン使用で3個必要。）  
JAE社のホームページ：<http://www.jae.co.jp>

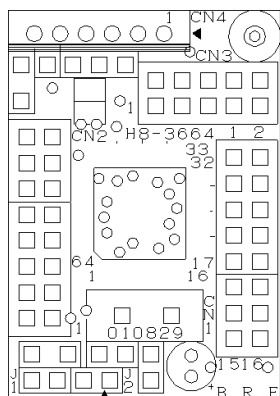
## CN7 電源

1	VCC 5Vまたは3.3V
2	GND

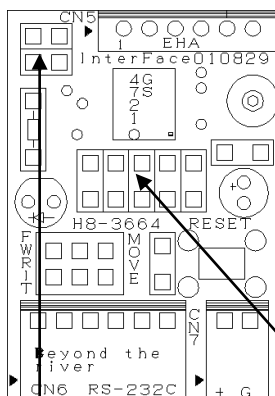
基板搭載ピンヘッダ IL-G-2P-S3L2-SA JAE（日本航空電子）  
対応ソケットハウジング IL-G-2S-S3C2-SA JAE  
対応ソケットコネクタ IL-G-C2-SC JAE（2個必要）  
JAE社のホームページ：<http://www.jae.co.jp>

### ●3 V使用時の改造

本製品は出荷時、なにもしなくとも3 V～5 V（下限2. 5 V程度 保証値ではありません）で動作します。但し、メーカーの推奨がありますので、提示します。



JP 2をショート



積セラ 0. 47  $\mu$  F 挿入、半田付け

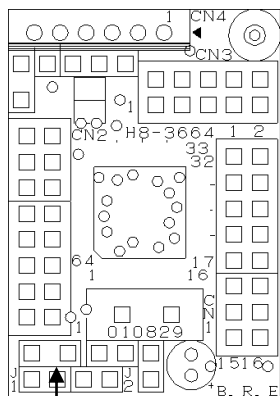
5 V 当社出荷時は基板端面側がショートを実行し  
3. 3 Vではこちら側をショート

CPUボードはJP 2を新たにショートして下さい。インターフェイス側はJP 3の出荷時ショートしているジャンパー線をカットし、図で手前側を新たなジャンパー線でショートして下さい。

以上の改造は半田ごて、半田吸い取り器、積層セラミックコンデンサ0. 47  $\mu$  F 1個、ジャンパー線などを必要とします。

以上の改造についてはある程度ハードウェアの知識のある方を前提としています。当社では改造の結果について責任を持つものではないことをご了承下さい。3 Vに改造したものを5 Vで使用した場合、永久破壊に至る場合があります。CPUボードの改造はH 8 / 3 6 6 4 ハードウェアマニュアルをご参照下さい。インターフェイスボード側の改造は日本電気  $\mu$  P D 4 7 2 1 のハードウェアマニュアルをご参照下さい。不明点は有限会社ビーリバーエレクトロニクスまでお問い合わせ下さい。

### ●外部サブクロッククリスタル使用時の改造



出荷時 X 1 と GND がショートされています。ここをカットしてからサブクロックをなるべく近くに接続して下さい。

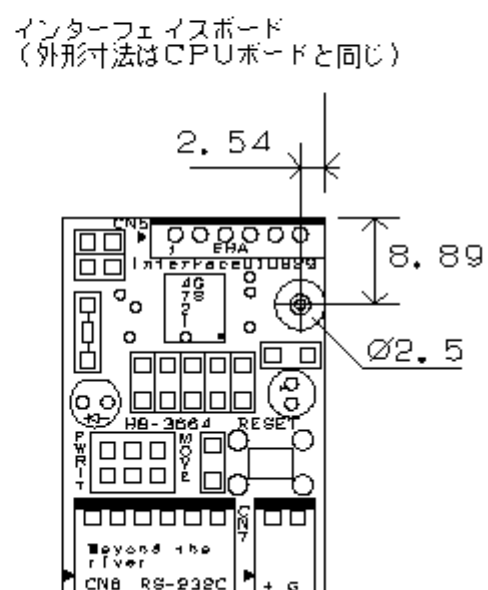
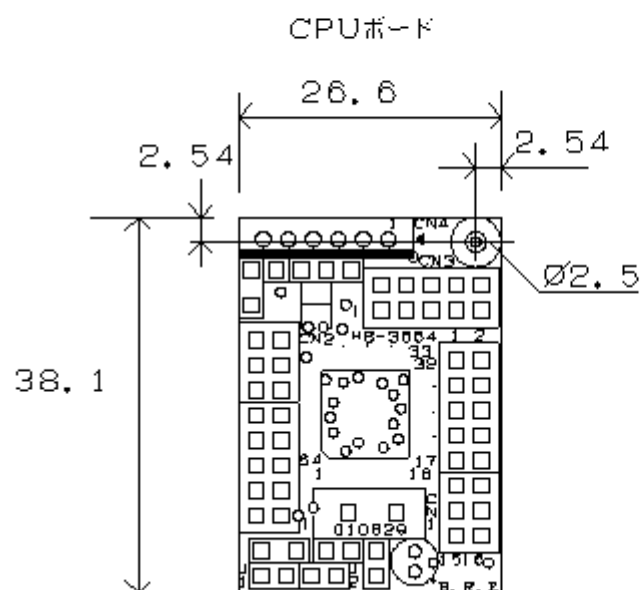
上記カットにはニッパーなどの工具を必要とします。サブクロック用発振子、コンデンサなどお客様でご用意下さい。以上の改造についてはハードウェアについてある程度知識のある方を前提としています。当社では以上の改造についての結果について責任を持つものではないことをご了承下さい。サブクロックの接続につきましてはH 8 / 3 6 6 4 ハードウェアマニュアルをご参照下さい。

ご不明な点は有限会社ビーリバーエレクトロニクスまでお問い合わせ下さい。

### ●使用上のご注意

環境の悪いところ（ノイズ、油、ほこり、塵、高温）での使用はお止め下さい。

# H8/3664 外形寸法図



- 本文書に記載した内容は、慎重に製作致しましたが、万一、ご不審点、誤り等お気付きの点がございましたらご連絡いただきたくお願い致します。
- 本書に記載されているブランド名または製品名は、それらの所有者の商標もしくは登録商標です。
- 本取扱い説明書の閲覧には、Adobe 社の Acrobat Reader が必要です。
- 製品に関するお問合せは、回答の正確性を維持する意味において下記 e-mail、または、FAX でのみ受け付けております。  
電話にてのお問合せは受け付けておりませんのでご了承下さい。



株式会社エル・アンド・エフ

〒175-0083 東京都板橋区徳丸 4-2-9

FAX : 03-5398-1181

E-mail : [toiawase@i-and-f.co.jp](mailto:toiawase@i-and-f.co.jp)

URL : <http://www.i-and-f.co.jp>